

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-002190

(43)Date of publication of application : 11.01.1994

(51)Int.Cl.

C25D 5/02

C23C 18/16

C25D 5/56

(21)Application number : 04-188752

(71)Applicant : MURATA MFG CO LTD

(22)Date of filing : 22.06.1992

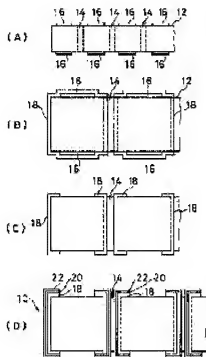
(72)Inventor : KASASHIMA YASUYUKI
BANDAI HARUFUMI

(54) MANUFACTURE OF ELECTRONIC PARTS

(57)Abstract:

PURPOSE: To manufacture electronic parts which excel in mass productivity and from which electrodes of the desired film thickness are formed at a low cost.

CONSTITUTION: In the manufacture of electronic parts, first, for example, a substrate 12 having plural holes 14 is prepared. Next, on a part not requiring an electrode of the substrate 12 is formed a plating resist coat 16 by, for example, screen printing. Further, the surfaces are plated with a metallic material, such as Ni and Cu by an electroless plating method, the 1st plated coat 18 being formed. Then, the plating resist coat 16 and the 1st plated coat 18 on the surface of the plating resist coat 16 are removed by, for example, an acid and a peeling solvent, such as a corrosive. And on the surface of the 1st plated coat 18 is formed a thin oxidized coat 20 by, for example, heat treatment. Further, on the surface of the oxidized coat 20 is formed the 2nd plated coat 22 by an electroplating method where plating is made with a metallic material, such as Ni, Sn and alloy of Sn and Pb.



LEGAL STATUS

[Date of request for examination]

12.02.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2914019

[Date of registration] 16.04.1999

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] With the process for which it is the manufacture approach of electronic parts of having the substrate with which the hole or the crevice was prepared, and said substrate is prepared, the process which forms a plating-resist coat in the electrode garbage of said substrate, and a nonelectrolytic plating method The process which forms the 1st plating coat in the front face of said substrate, and the front face of said plating-resist coat, The manufacture approach of electronic parts which includes the process which forms the 2nd plating coat in the front-face side of said 1st plating coat with the process which removes said 1st plating coat formed in the front face of said plating-resist coat and said plating-resist coat, and an electrolysis plating method.

[Claim 2] The manufacture approach of the electronic parts of claim 1 which include the process which forms a stress buffer coat on said 1st plating coat if needed in the above-mentioned manufacture approach.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the manufacture approach of electronic parts, such as a plate capacitor which has a through hole or a crevice, and a multilayer substrate, especially about the manufacture approach of electronic parts, for example.

[0002]

[Description of the Prior Art] Conventionally, as the manufacture approach of electronic parts, such as a plate capacitor in which the electrode was formed to the interior, such as a through hole of a substrate, or a crevice, there is the approach of forming an electrode in a substrate with plating. However, when a substrate was formed by insulating materials, such as a ceramic, electrolysis plating was not able to be carried out like the method of galvanizing a common metal. Therefore, conductivity needed to be given on the surface of the substrate by the approach of using a thick-film ingredient, the dry type galvanizing method, the wet galvanizing method, etc. That is, by the approach of using a thick-film ingredient, a thick-film-paste ingredient is applied to a position by screen-stencil, dipping, the brush applying method, etc., it calcinates at an elevated temperature and the several micrometers - about 50 micrometers electric conduction film is formed after that, for example.

[0003] Moreover, by the dry type galvanizing method, the comparatively thin electric conduction film is formed of sputtering or vacuum evaporation etc. which used dry type plating equipment. This thin film is patternized by masking, etching, etc.

[0004] Furthermore, there are a non-electrolytic type and a permutation deposit mold in the wet galvanizing method, and in a non-electrolytic type, after forming the electric conduction film in the whole surface with a nonelectrolytic plating method, an electrode is formed by dissolving a garbage by etching etc. Moreover, in a permutation deposit mold, after activation, after masking a garbage, plating processing is performed.

[0005]

[Problem(s) to be Solved by the Invention] However, by the electrode formation approach by screen-stencil, dipping, and the brush applying method, in case a thick-film-paste ingredient is applied to the internal surface of a hole or a crevice, the method of construction is difficult and lacks in precision and mass-production nature.

[0006] Moreover, by the electrode formation approach by sputtering or vacuum evaporation, costs start equipment and cost costs dearly. Therefore, it was difficult to attain fertilization by low cost by this approach.

[0007] Furthermore, the wet galvanizing method had taken difficulty in respect of thick-film-izing of mass production technology and an electrode.

[0008] So, the main purpose of this invention is offering the manufacture approach of electronic parts which is excellent in mass-production nature, and can form cheaply the electrode which has desired thickness.

[0009]

[Means for Solving the Problem] With the process for which this invention is the manufacture approach of electronic parts of having the substrate with which the hole or the crevice was prepared, and a substrate is prepared, the process which forms a plating-resist coat in the electrode garbage of a substrate, and a nonelectrolytic plating method With the process which forms the 1st plating coat in the front face of a substrate, and the front face of a plating-resist coat, the process which removes the 1st plating coat formed in the front face of a plating-resist coat and a plating-resist coat, and an electrolysis plating method It is the manufacture approach including the process which forms the 2nd plating coat in the front-face side of the 1st plating coat of electronic parts.

[0010]

[Function] The 1st plating coat which the plating-resist coat was formed and was formed on it is removed with a plating-resist coat by the part except the hole of a substrate, or the perimeter of a crevice. And the 2nd plating coat is formed in the part in which the 1st plating coat remained.

[0011]

[Effect of the Invention] According to this invention, the electrode which has desired thickness can be easily formed on an insulator. It can follow, for example, electronic parts, such as a plate capacitor, can be mass-produced cheaply. The above-mentioned purpose of this invention, the other purposes, the description, and an advantage will become still clearer from the detailed explanation of the following examples given with reference to a drawing.

[0012]

[Example] Drawing 1 is the process illustration Fig. showing one example of this invention. This example explains as an example of electronic parts (for example, an example of the manufacture approach of a plate capacitor). First, it has two or more through holes, for example, the disc-like substrate 12 is prepared. This substrate 12 is formed with dielectric materials. Moreover, two or more through holes 14 are formed as a hole of a substrate 12 penetrated from a principal plane to an another side principal plane on the other hand.

[0013] Next, as shown in the one side principal plane and another side principal plane of this substrate 12 at drawing 1 (A), plating resist is applied to an electrode garbage by screen-stencil. In this case, plating resist is applied among two or more through holes 14. Therefore, the plating-resist coat 16 is formed by the part except two or more through holes [principal plane / a principal plane and / another side] 14 on the other hand and its periphery of a substrate 12.

[0014] Furthermore, as shown in drawing 1 (B), by the nonelectrolytic plating method, metallic materials, such as nickel and Cu, are galvanized by the front face of a substrate 12 in which the plating-resist coat 16 was formed, and the internal surface of two or more through holes 14, and the 1st plating coat 18 is formed in them. In this case, by immersing first the substrate 12 with which the plating-resist coat 16 was formed for example, in a palladium-chloride solution, activation is performed to the front face of that substrate 12, and the internal surface of two or more through holes 14, and palladium is given. Furthermore, susceptibility processing is performed to the front face of a substrate 12, and the internal surface of two or more through holes 14 by immersing a substrate 12 for example, in a chlorination tin solution. And it is immersed for example, in chemistry nickel plating liquid, and, as for the activated substrate 12, nickel coat as 1st plating coat 18 is formed. In this case, the thing [liquid / chemistry nickel plating] on the basis of a nickel sulfate is used.

[0015] And the plating-resist coat 16 formed in the substrate 12 is removed by exfoliation solvents, such as an acid and other etching reagents. It is carried out by combining physical processing of the barrel finishing at this time, for example, ultrasonic cleaning, etc. Therefore, the 1st plating coat 18 formed in the front face of the plating-resist coat 16 is also removed by the plating-resist coat 16 and coincidence. Therefore, as shown in the front face of a substrate 12, and the internal surface of a through hole 14 at drawing 1 (C), the 1st plating coat 18 is formed in the part except an electrode garbage.

[0016] Furthermore, as by heat-treating shows to the substrate 12 with which the 1st plating coat 18 was formed at drawing 1 (D), the thin oxide film 20 is formed in the front face of the 1st plating coat 18 as a stress buffer coat.

[0017] Then, as similarly shown in drawing 1 (D), the 2nd plating coat 22 is formed in the front face of

an oxide film 20 by galvanizing metallic materials, such as an alloy of nickel, Sn, and Sn and Pb, by the electrolysis galvanizing method. Thus, an electrode is formed in a substrate 12 of the 1st plating coat 18, the oxide film 20, and the 2nd plating coat 22 which were formed.

[0018] In the manufacture approach of this plate capacitor, the 1st plating coat 18 is formed by the nonelectrolytic plating method on the substrate 12 of a dielectric. And heat treatment etc. is performed to the front face of the 1st plating coat 18, and an oxide film 20 is formed in it. Furthermore, the 2nd plating coat 22 is formed in the front face of the oxide film 20 comparatively cheaply and simply by the electrolysis plating method. Therefore, a desired thick film can be formed in the internal surface of the through hole 14 of a substrate 12 in this plate capacitor 10.

[0019] In the manufacture approach of the plate capacitor 10 shown in drawing 1, an electrode is formed by the film of the three-tiered structure of the 1st plating coat 18, an oxide film 20, and the 2nd plating coat 22. Therefore, as the whole electrode, it is comparatively formed in a thick film. When soldering a pin etc. in such a through hole 14 of the substrate 12 of a plate capacitor 10, the solder part contracts after the soldered part's cooling. Although the force which this solder contracts joins the 1st plating coat 18 and the 2nd plating coat 22, this force is eased because exfoliation arises between an oxide film 20 and the 1st plating coat 18, and the 1st plating coat 18 does not exfoliate from a substrate 12, in this case, the thing which the 1st plating coat 18 and oxide film 20 separate altogether -- there is nothing -- the -- since the oxide film 20 of a part mostly remains, the conductivity of a pin and the 1st plating coat 18 is securable. Thus, by the manufacture approach of this plate capacitor, since there is no possibility that an electrode may separate, after soldering, the dependability as a product also becomes high.

[0020] Although the above-mentioned example explained the manufacture approach of electronic parts of having the substrate with which two or more through holes were prepared as a through tube, this invention is applied not only to a through tube but to the electronic parts which have that substrate with which the hole as a crevice was established in the principal plane on the other hand, for example. Moreover, this invention is applied also to electronic parts, such as a multilayer substrate with which the thermistor and the hole, or the crevice was prepared besides the plate capacitor. In addition, in an above-mentioned example, when not soldering a pin etc. in a through hole 14, the process which forms an oxide film 20 may be skipped and an electrode is formed by forming the 2nd plating coat 22 on the 1st plating coat 18 in this case.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the process illustration Fig. showing one example of this invention.

[Description of Notations]

10 Plate Capacitor

12 Substrate

14 Through Hole

16 Plating-Resist Coat

18 1st Plating Coat

20 Oxide Film

22 2nd Plating Coat

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

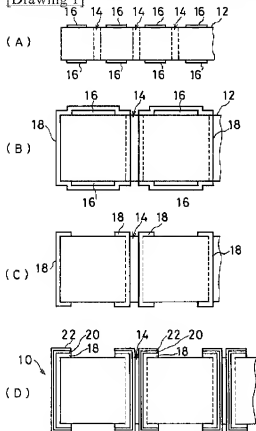
1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.*** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DRAWINGS

[Drawing 1]



[Translation done.]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-2190

(43)公開日 平成 6年(1994) 1月11日

(51)Int. Cl. ³	識別記号	序内整理番号	F I	技術表示箇所
C 2 5 D 5/02		B		
C 2 3 C 15/16		B		
C 2 5 D 5/56		A		

審査請求 未請求 請求項の数 2 (全 4 頁)

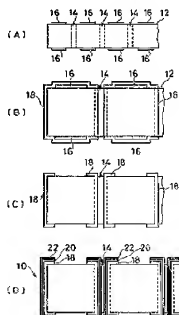
(21)出願番号	特願平4-185732	(71)出願人	000900231 株式会社村田製作所 京都府長岡京市天神二丁目28番10号
(22)出願日	平成 4年(1992) 6月22日	(72)発明者	笠 島 耕 之 京都府長岡京市天神 2丁目28番10号 株式 会社村田製作所内
		(72)発明者	馬 代 治 文 京都府長岡京市天神 2丁目28番10号 株式 会社村田製作所内
		(74)代理人	弁護士 岡田 全 登

(54)【発明の名称】 電子部品の製造方法

(57)【要約】

【目的】 查造性に優れ、かつ、安価に、所望の導電性を有する導体層を形成することができる。電子部品の製造方法を提供する。

【構成】 この電子部品の製造方法では、まず 丸とえば特許の孔 14 を有する基板 12 が準備される。次に、基板 12 の露部不露部分には、たとえばスクリーン印刷で、めっきレジスト皮膜 16 が形成される。さらに、これらの表面には、無電解めっき方式でたとえばNi およびCuなどの金属材料がめっきされることにより、層1のめっき皮膜 18 が形成される。それから、めっきレジスト皮膜 16 およびそのめっきレジスト皮膜 16 の表面の層1のめっき皮膜 18 は、たとえば酸および腐食剤などの剥離溶剤で除去される。そして、層1のめっき皮膜 18 の表面には、たとえば熱処理により、薄い酸化皮膜 20 が形成される。さらに、酸化皮膜 20 の表面には、電解めっき方式でたとえばNi、Sn およびSnとPbの合金などの金属材料がめっきされることにより、層2のめっき皮膜 22 が形成される。



(2)

特開平6-2190

1

【特許請求の範囲】

【請求項1】 孔または凹部が設けられた基板を有する電子部品の製造方法であって、前記基板を準備する工程、

前記基板の電極不露部分にめっきレジスト皮膜を形成する工程、無電解めっき方式により、前記基板の表面および前記めっきレジスト皮膜の表面に第1のめっき皮膜を形成する工程

前記めっきレジスト皮膜および前記めっきレジスト皮膜の表面に形成された前記第1のめっき皮膜を除去する工程、および電解めっき方式により、前記第1のめっき皮膜の表面側に第2のめっき皮膜を形成する工程を含む、電子部品の製造方法、

【請求項2】 上記製造方法において、必要に応じて前記第1のめっき皮膜上に底片層を形成する工程を含む、請求項1の電子部品の製造方法、

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は電子部品の製造方法に関し、特にたとえば、スルーホールまたは凹部などを有する平板コンデンサおよび多層基板などの電子部品の製造方法に関する。

【0002】

【従来の技術】 従来、基板のスルーホールまたは凹部などの内部に電極を形成した平板コンデンサなどの電子部品の製造方法としては、めっきによって基板に電極を形成する方法がある。ところが、基板がたとえばセラミックなどの絶縁材料で構成される場合、一般金属のめっき法のように、電解めっきすることができなかった。そのため、厚膜材料を使用する方法、乾式めっき法、および、湿式めっき法などにより、基板の表面に電極性を付与する必要があった。すなわち、厚膜材料を使用する方法では、たとえばスクリーン印刷、ディッピングおよび塗布法などにより、厚膜ペースト材料が所定の位置に塗布され、その後、高温で焼成して数 μm ～50 μm 程度の厚膜層が形成される。

【0003】 また、乾式めっき法では、乾式めっき装置を用いたスパッタリングまたは蒸着などにより、比較的薄い電極層が形成される。この薄膜は、たとえばマスキングおよびエッチングなどによって、パターン化される。

【0004】 さらに、湿式めっき法には、無電解型と電解析出型とがあり、無電解型では、無電解めっき方式により全面に導電膜を形成した後、たとえばエッチングなどで不要部分を溶解することによって、電極が形成される。また、電解析出型では、活性化処理後、不要部分をマスキングしてからめっき処理が施される。

【0005】

【発明が解決しようとする課題】 しかしながら、スクリー

2

ン印刷、ディッピングおよび塗布法による電極形成方法では、孔または凹部の内表面に厚膜ペースト材料を塗布する際、その工法が難しく、精度および信頼性に欠ける。

【0006】 また、スパッタリングまたは蒸着などによる電極形成方法では、装置に費用がかかりコストが高くなる。したがって、この方法では、低コストで量産化を図ることが困難であった。

【0007】 さらに、湿式めっき法では、量産技術および電極の厚膜化の面で困難を要していた。

【0008】 それゆえに、この発明の主たる目的は、量産性に優れ、かつ、安価に、所望の導電性を有する電極を形成することができる、電子部品の製造方法を提供することである。

【0009】

【課題を解決するための手段】 この発明は、孔または凹部が設けられた基板を有する電子部品の製造方法であって、基板を準備する工程と、基板の電極不露部分にめっきレジスト皮膜を形成する工程と、無電解めっき方式により、基板の表面およびめっきレジスト皮膜の表面に第1のめっき皮膜を形成する工程と、めっきレジスト皮膜およびめっきレジスト皮膜の表面に形成された第1のめっき皮膜を除去する工程と、電解めっき方式により、第1のめっき皮膜の表面側に第2のめっき皮膜を形成する工程とを含む、電子部品の製造方法である。

【0010】

【作用】 基板の孔または凹部の底面を除く部分には、めっきレジスト皮膜が形成され、その上にも形成された第1のめっき皮膜がめっきレジスト皮膜とともに除去される。そして、第1のめっき皮膜の残った部分に第2のめっき皮膜が形成される。

【0011】

【発明の効果】 この発明によれば、容易に絶縁体上に所望の導電性を有する電極を形成することができる。したがって、たとえば平板コンデンサなどの電子部品の安価に量産することができる。この発明の上述の目的、その他の目的、特徴および利点は、図面を参照して行う以下の実施例の詳細な説明から一層明らかとなる。

【0012】

【実施例】 図1はこの発明の一実施例を示す工程図断面である。この実施例では、電子部品の一例としてのたとえば平板コンデンサの製造方法を一例について説明する。まず、複数のスルーホールを有する、たとえば円板状の基板12が準備される。この基板12は、誘電体材料で形成される。また、複数のスルーホール14は、基板12の一方主面から他方主面に貫通する孔として、形成される。

【0013】 次に、この基板12の一方主面および他方主面には、図1(A)に示すように、電極不露部分に、たとえばスクリーン印刷でめっきレジストが塗布され

3

る。この場合、めっきレジスト16は、複数のスルーホール14間に塗布される。したがって、基板12の一方主面および他方主面には、複数のスルーホール14とその周辺部を除いた部分に、めっきレジスト皮膜16が形成される。

【0014】さらに、めっきレジスト皮膜16が形成された基板12の表面および複数のスルーホール14の内表面には、図1(B)に示すように、たとえば無電解めっき方式により、たとえばNiおよびCuなどの金属材料がめっきされ、第1のめっき皮膜18が形成される。この場合、まず、めっきレジスト皮膜16が形成された基板12をたとえば塩化パラジウム溶液に浸漬することによって、その基板12の表面および複数のスルーホール14の内表面に活性化処理が施され、パラジウムが付与される。さらに、基板12をたとえば塩化パラジウム溶液に浸漬することによって、基板12の表面および複数のスルーホール14の内表面に感受性処理が施される。そして、活性化された基板12は、たとえば化学Niめっき液に浸漬され、第1のめっき皮膜18としてのNi皮膜が形成される。この場合、化学Niめっき液は、たとえば硫酸ニッケルを基調としたものが用いられる。

【0015】それから、基板12に形成されためっきレジスト皮膜16が、たとえば酸およびその他の腐食剤などの別種溶剤で除去される。このとき、たとえば超音波洗浄やバレル研磨などの物理的処理も併せて行われる。そのため、めっきレジスト皮膜16の表面に形成された第1のめっき皮膜18も、めっきレジスト皮膜16と同時に除去される。したがって、基板12の表面およびスルーホール14の内表面には、図1(C)に示すように、電極不要部分を除く部分に、第1のめっき皮膜18が形成される。

【0016】さらに、第1のめっき皮膜18が形成された基板12に、たとえば熱処理を施すことによって、図1(D)に示すように、その第1のめっき皮膜18の表面に、応力消滅層として、薄い酸化皮膜20が形成される。

【0017】その後、酸化皮膜20の表面に、同じく図1(D)に示すように、たとえばNi、SnおよびSnとPbの合金などの金属材料が電解めっき法でめっきされることによって、第2のめっき皮膜22が形成される。このようにして形成された第1のめっき皮膜18、酸化皮膜20および第2のめっき皮膜22によって、基板12には電極が形成される。

【0018】この平板コンデンサの製造方法では、誘電体の基板12上に無電解めっき方式で第1のめっき皮膜18が形成される。そして、その第1のめっき皮膜18

(3)

特開平6-2190

4

の表面に熱処理などが施されて酸化皮膜20が形成される。さらに、その酸化皮膜20の表面に電解めっき方式により、比較的安価で簡単に第2のめっき皮膜22が形成される。そのため、この平板コンデンサ10では、基板12のスルーホール14の内表面に、所望の電極を形成することができる。

【0019】図1に示す平板コンデンサ10の製造方法では、第1のめっき皮膜18、酸化皮膜20および第2のめっき皮膜22の3層構造の積で電極が形成される。そのため、電極全体としては、比較的厚膜に形成される。このような平板コンデンサ10の基板12のスルーホール14の中に、たとえばピンなどをはんだ付けする場合、はんだ付けした部分が冷却後、そのはんだ部分が収縮する。このはんだが収縮する力が第1のめっき皮膜18、第2のめっき皮膜22に加わるが、この力は酸化皮膜20と第1のめっき皮膜18との間で制限が生じることで緩和され、第1のめっき皮膜18が基板12から剥離しない。この場合、第1のめっき皮膜18と酸化皮膜20とは全て剥がれることはなく、その大半部分の酸化皮膜20が残存するので、ピンと第1のめっき皮膜18との導電性を確保することができる。このように、この平板コンデンサの製造方法では、はんだ付け後に、電極が剥がれる恐れがないので、製品としての信頼性も高くなる。

【0020】上述の実施例では、貫通孔として複数のスルーホールが設けられた基板を有する電子部品の製造方法について説明したが、この発明は、貫通孔だけではなく、たとえばその一方主面に凹部としての穴が設けられた基板を有する電子部品にも適用される。また、この発明は、平板コンデンサ以外にも、サーミスタおよびまたは凹部が設けられた多層基板などの電子部品にも適用される。なお、上述の実施例において、スルーホール14の中にたとえばピンなどをはんだ付けしない場合には、酸化皮膜20を形成する工程は省略されてもよく、この場合、第1のめっき皮膜18の上に、第2のめっき皮膜22を形成することによって、電極が形成される。

【図面の簡単な説明】

【図1】この発明の一実施例を示す工程図解図である。

【符号の説明】

- 10 平板コンデンサ
- 12 基板
- 14 スルーホール
- 16 めっきレジスト皮膜
- 18 第1のめっき皮膜
- 20 酸化皮膜
- 22 第2のめっき皮膜

(4)

特開平6-2190

【図1】

